

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑫ 公開特許公報(A) 平1-91558

⑬ Int.Cl.<sup>4</sup>

H 04 L 27/18  
27/00

識別記号

庁内整理番号

A-8226-5K  
G-8226-5K

⑭ 公開 平成1年(1989)4月11日

審査請求 未請求 発明の数 1 (全5頁)

⑮ 発明の名称 キャリア位相表示方式

⑯ 特 願 昭62-249138

⑰ 出 願 昭62(1987)10月2日

⑱ 発 明 者 橋 本 眞 治 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 井ノ口 壽

明 細 書

1. 発明の名称

キャリア位相表示方式

2. 特許請求の範囲

三角関数発生器と、前記三角関数発生器の出力によつて複素復調信号に位相回転を与える第1の複素乗算器と、前記第1の複素乗算器の出力を識別する第1の判定器と、前記第1の判定器の出力と前記第1の複素乗算器の出力との位相誤差を出力する位相誤差検出手段と、前記位相誤差検出手段の出力を平滑する完全積分形のループフィルタと、前記ループフィルタの出力を積分し、前記三角関数発生器の入力とする積分器を有するデータ伝送受信機において、一定時間前の前記三角関数発生器の出力を記憶する第1のレジスタと、前記第1のレジスタの内容の複素共役を取る共役化器と、前記三角関数発生器の出力と前記共役化器の出力との複素乗算を行なう第2の複素乗算器と、定常時に初期値

として前記第2の複素乗算器の複素乗算結果を記憶する第2のレジスタと、前記定常時より後の前記第2の複素乗算器の複素乗算結果を記憶する第3のレジスタと、前記第2のレジスタの複素出力信号の実数成分を選択する第1の実数部選択器と、前記第3のレジスタの複素出力信号の実数成分を選択する第2の実数部選択器と、前記第2の実数部選択器の出力信号と前記第1の実数部選択器の出力信号との差分を求める減算器と、前記減算器の出力の正負を判定する第2の判定器と、前記第2の判定器の判定結果により前記第2のレジスタの複素出力信号と前記第3のレジスタの複素出力信号の切り換えを行ない前記第2のレジスタの記憶の更新を行なう切り換え器と、更新された前記第2のレジスタの出力信号を表示する2次元表示器を備えたことを特徴とするキャリア位相表示方式。

8. 発明の詳細な説明

(産業上の利用分野)

本発明は、デジタル伝送に用いられる位相変

調方式あるいは直交振幅変調方式のデータ伝送受信器に付加し、データ伝送期間中に、例えばX-Yオシロスコープなどの2次元表示器上にキャリアの位相を表示するキャリア位相表示方式に関する。

#### (従来の技術)

従来、データ伝送受信器において、データ伝送期間中にキャリア位相を2次元表示器上に表示する方式としては復調信号を識別する識別器直前のパルス波形をパルス繰返し周波数(クロック周波数)に同期してオシロスコープ上に描かせるアイパターンを観察するアイモニタと、同様にキャリアの位相を2次元の図形で表示するキャリア位相表示方式がある。また数値で位相ジッタや位相ヒットなどを表示する方式がある。

#### (発明が解決しようとする問題点)

上述のアイモニタによるキャリア位相観測は、例えば認識されるべきデータ点が非常に多い場合に観測が困難となり、また回線の劣化状況に

よつては位相方向だけでなく振幅方向にも信号点が乱れて動くので、アイモニタによつてキャリア位相の変動のみを読み取ることは非常に困難である。

また従来のキャリア位相表示方式では瞬時瞬時の位相を一つの画像に重ねて表示するだけであるので、例えば位相ヒットのように非定常的で瞬時に発生するものについてはキャリア位相の変動を読み取るのは困難である。

一万位相ジッタおよび位相ヒットなどを数値として表示する方式では、特に位相ヒットのように非定常的で瞬時に発生するものについては、発生状況をリアルタイムに詳細に把握することは困難である。この対策として発生状況を後で確認するため、そのデータを蓄積するバッファを備えれば可能となるが装置が複雑となつてしまうという欠点がある。

本発明の目的は、このような欠点を解消し、2次元表示器上の画像を切り換えて、通常のキャリア位相と、最大に位相回転した時のキャリア

位相を表示できるようにしたキャリア位相表示方式を提供することにある。

#### (問題点を解決するための手段)

前記の目的を達成するため、本発明のキャリア位相表示方式は、三角関数発生器6と、三角関数発生器6の出力によつて複素復調信号に位相回転を与える第1の複素乗算器1と、第1の複素乗算器1の出力を識別する第1の判定器2と、第1の判定器2の出力と第1の複素乗算器1の出力との位相誤差を出力する位相誤差検出手段3と、位相誤差検出手段3の出力を平滑する完全積分形のループフィルタ4と、ループフィルタ4の出力を積分し、三角関数発生器6の入力とする積分器5を有するデータ伝送受信機において、一定時間前の三角関数発生器6の出力を記憶する第1のレジスタ7と、第1のレジスタ7の内容の複素共役を取る共役化器8と、三角関数発生器6の出力と共役化器8の出力との複素乗算を行なう第2の複素乗算器9と、定常時に初期値として第2の複素乗算器9の複素

乗算結果を記憶する第2のレジスタ11と、前記定常時より後の第2の複素乗算器9の複素乗算結果を記憶する第3のレジスタ12と、第2のレジスタ11の複素出力信号の実数成分を選択する第1の実数部選択器13と、第3のレジスタの複素出力信号の実数成分を選択する第2の実数部選択器14と、第1の実数部選択器13の出力信号と第2の実数部選択器14の出力信号との差を求める減算器15と、減算器15の出力の正負を判定する第2の判定器16と、第2の判定器16の判定結果により第2のレジスタ11の複素出力信号と第3のレジスタ12の複素出力信号の切り換えを行ない第2のレジスタ11の記憶の更新を行なう切り換え器17と、更新された第2のレジスタ11の出力信号を表示する2次元表示器19を備えた構成により表示する方式とする。

#### (実施例)

次に、本発明について図面を参照して説明する。

第1図は、本発明の一実施例を示すブロック図である。

第1図に示すように、本実施例は、従来のデータ伝送受信機同様、第1の複素乗算器1、第1の判定器2、位相誤差検出手段3、完全積分形ループフィルタ4、積分器5、三角関数発生器6を有し、第1の複素乗算器1は三角関数発生器6の出力によつて受信機の複素復調信号に位相回転を与える。第1の判定器2は第1の複素乗算器1の出力を識別判定する。位相誤差検出手段3は複素乗算器1の出力と第1の判定器2の出力を入力しその位相誤差を出力する。完全積分形のループフィルタ4は位相誤差検出手段3の出力を平滑する。積分器5はループフィルタ4の出力を積分し三角関数発生器6に入力する。

一方、以上の構成に、本実施例の特徴として、第1のレジスタ7、共役化器8、第2の複素乗算器9、第2のレジスタ11、第3のレジスタ12、第1の実数部選択器13、第2の実数部

選択器14、減算器15、第2の判定器16、切り換え器10および17、デジタル-アナログ変換器(以下D/A変換器という)18、2次元表示器が附加されている。

第1のレジスタ7は1ボー前の三角関数発生器6の複素出力信号を記憶し、共役化器8はレジスタ7の出力を共役化し、第2の複素乗算器9は、三角関数発生器6の出力である複素出力信号と、共役化器8の出力である複素共役信号との複素乗算を行なう。

ここで、1ボー前の時点でレジスタ7に  $\exp(j\omega_1 t)$  が記憶されているとして、三角関数発生器6の複素出力信号が  $\exp\{j(\omega_1 + \Delta x)t\}$  に変化したとすると、複素乗算器9の出力Eはつぎの(1)式で表わされる。

$$E = e^{-j(\omega_1 + \Delta x)t} \cdot e^{j\omega_1 t} = e^{-j\Delta x t} \dots \dots (1)$$

第2図は、この出力Eを、D/A変換器18を介してたとえばX-Yオシロスコープなどの2次元表示器19上に表示した図形例を示している。

第2図において角θは1ボー前の値との位相差を表わしている。

切り換え器10は、D/A変換器18の入力と、第2のレジスタ11の入力と、第3のレジスタ12の入力のいづれかを外部切り換え信号により切り換えて選択し、第2の複素乗算器9の複素乗算結果を与える。レジスタ11は、定常状態において複素乗算器9の複素乗算結果を初期値として記憶する。レジスタ12は、外部切り換え信号により切り換え器10が切り換えられ複素乗算器9に接続されたときの複素乗算結果を記憶する。第1の実数部選択器13は、レジスタ11の出力である複素出力信号の実数部を選択して出力し、第2の実数部選択器14は、レジスタ12の出力である複素出力信号の実数部を選択して出力する。減算器15は、実数部選択器13の出力と実数部選択器14の出力の差分を求めて出力する。判定器16は、減算器15の出力結果の正負を判定する。切り換え器17は、判定器16の判定結果が正であ

ればレジスタ11の複素出力信号を選択し、負であればレジスタ12の複素出力信号を選択し、この選択された複素出力信号をレジスタ11が記憶する。

ここで、定常状態における周波数オフセットはわずかであるのでこれを  $\Delta x$  とすると、 $\Delta x \approx 0$  で表わされる。

第3図は、第2図と同様、レジスタ11の出力をD/A変換器18を介して2次元表示器19上に表示した図形例を示している。

第3図においてQ点は定常状態における周波数オフセットを示し、実数成分を  $x_1$ 、虚数成分を  $y_1$  とする。

いま、たとえばデータ伝送中に位相ヒット  $+\varphi' \text{deg}$  が発生したとすると、(1)式で表わしたEは、次の(2)式で表わされる。

$$E = e^{j\varphi' t} \dots \dots (2)$$

第3図のP点はこの(2)式のEを示し、実数成分を  $x_2$ 、虚数成分を  $y_2$  とする。

つぎに、位相ヒット  $-\varphi'' \text{deg}$  が発生し

たすると(1)式のEは、次の(3)式で表わされる。

$$E = e^{j\varphi''t} \dots\dots\dots (3)$$

第3図のB点はこの(3)式のEを示し、実数成分を $x_3$ 、虚数成分を $y_3$ とする。

ただしここで $\varphi < \varphi''$ とする。 $\varphi'$ と $x_3, y_3$ の間には次の(4)式の関係があり、 $\varphi''$ と $x_3, y_3$ の間には次の(5)式がある。

$$\cos \varphi' = x_3 / (x_3^2 + y_3^2)^{1/2} \dots\dots\dots (4)$$

$$\cos \varphi'' = x_3 / (x_3^2 + y_3^2)^{1/2} \dots\dots\dots (5)$$

ところが、 $(x_3^2 + y_3^2)^{1/2} = (x_3^2 + y_3^2)^{1/2}$ なので $\cos \varphi''$ と $\cos \varphi'$ の差は、(4)式と(5)式から次の(6)式によつて表わされる。

$$\cos \varphi'' - \cos \varphi' = (x_3 - x_3) / (x_3^2 + y_3^2)^{1/2} \dots\dots\dots (6)$$

ところが $\varphi'' > \varphi'$ なので、 $\cos \varphi'' < \cos \varphi'$ であるから(6)式から $x_3 - x_3 < 0$ となる。

したがつて常時実数部の大きさの比較を行い、減算器15の減算結果が負となるときは、レジスタ12の複素出力信号を2次元表示器19上に表示し、正となるときはレジスタ11に

記憶されていた複素出力信号を2次元表示器19上に表示すれば、常に最も大きく位相が回転したときのキャリア位相の回転の角度が確認できる。また位相シフトも同様にして発生を認識することができる。

(発明の効果)

以上説明したように本発明は、通常のキャリア位相と、最大に位相回転した時のキャリア位相を切り換えて2次元表示器上に表示することにより、データ伝送期間中の劣化要因である位相シフトや位相ヒットの観測が容易にできるといふ効果がある。

したがつて本発明の実施例を使用することにより、データ伝送中の伝送品質の把握ができるので、日常の伝送品質の監視、あるいは障害発生時の障害切り分けなどに利用し、データ伝送の信頼性向上に大きく貢献する。

#### 4. 図面の簡単な説明

第1図は、本発明の一実施例を示すブロック図である。

第2図は、第1図の実施例の2次元表示器上に表示される画像の一例を示す説明図である。

第3図は、第1図の実施例の2次元表示器上に表示される画像の他の一例を示す説明図である。

- |                    |                  |
|--------------------|------------------|
| 1, 9 ... 複素乗算器     | 2, 6 ... 判定器     |
| 3 ... 位相誤差検出手段     | 4 ... ループフィルタ    |
| 5 ... 積分器          | 6 ... 三角関数発生器    |
| 7, 11, 12 ... レジスタ |                  |
| 8 ... 共役化器         | 10, 17 ... 切り換え器 |
| 13, 14 ... 実数部選択器  |                  |
| 15 ... 減算器         | 18 ... D/A変換器    |
| 19 ... オシロスコープ     |                  |

特許出願人 日本電気株式会社

代理人 弁理士 井ノ口 壽

図 2

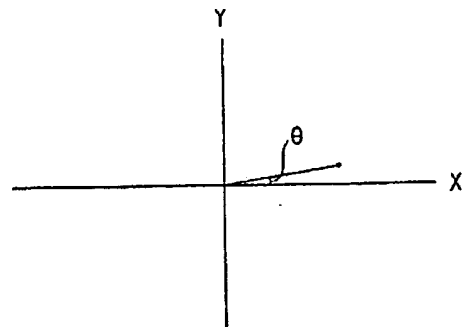


図 3

